PATENT ABSTRACTS OF JAPAN

(11) Publication number: 04150055 A

(43) Date of publication of application: 22 . 05 . 92

(51) Int. CI

H01L 23/00 H01L 23/04

(21) Application number: 02275572

(22) Date of filing: 15 . 10 . 90

(71) Applicant:

SEIKO EPSON CORP

(72) Inventor:

MASUI HIROYUKI

(54) SEMICONDUCTOR PACKAGE

(57) Abstract:

PURPOSE: To easily position a semiconductor package at the time of handling by providing a groove, a protrusion, a hole at a molded part of the package or at a part of a lead frame.

CONSTITUTION: When a lead frame is formed by pressing, a protrusion 3 is simultaneously formed at a part of the frame. Or, the protrusion 3 is formed at a molded part 1. When a semiconductor package is positioned, the protrusion 3 is controlled by using a positioning jig 4. Thus, leads can be accurately positioned non-contractly in assembling, inspecting, mounting steps of the package.

COPYRIGHT: (C)1992,JPO&Japio







BEST AVAILABLE COPY

⑲ 日本国特許庁(JP)

① 特許出願公開

◎ 公 開 特 許 公 報(A) 平4-150055

5)Int. Cl. 5

識別記号

庁内整理番号

❸公開 平成4年(1992)5月22日

H 01 L 23/00 23/04 A C

7220-4M 7220-4M

審査請求 未請求 請求項の数 1 (全3頁)

69発明の名称

半導体パツケージ

②特 願 平2-275572

②出 願 平2(1990)10月15日

@発明者 增井

広 行.

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式

会社内

の出 願 人 セイコーエプソン株式

東京都新宿区西新宿2丁目4番1号

会社

個代 理 人 弁理士 鈴木 喜三郎

外1名

BEST AVAILABLE COPY

明細書

1. 発明の名称

半導体パッケージ

2. 特許請求の範囲

半導体パッケージにおいて、 起立、 検査、 実装工程のハンドリング時に、 半導体パッケージの位置決めを容易にするための、 溝や穴、 突起を有する形状を特徴とした半導体パッケージ

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、半導体バッケージの形状に関するものである。

[発明の原要]

本発明は、半導体パッケージの一部分に、 溝や 穴、 突起をもたせた形状にする事により、 ハンド リング時の半導体パッケージの位置決めを容易に 行えるようにする。

[従来の技術]

従来、半導体パッケージの組立、検査、実装工程において、半導体パッケージをハンドリングする際、第7回に示す、従来の半導体パッケージでは、位置決めが必要な場合、モールド部1や、リード2を規制し、位置決めを行っていた。

[発明が解決しようとする課題]

かかる従来形状の半導体パッケージを位置決めする際に、半導体パッケージのモールド部のパリによる寸法のばらつきのための位置決め不良やリード曲がりなどの、品質上の大きな問題が、発生する事になる。そのためモールド部のパリの管理や、ハンドリング後のリードの外観検査が必要であった。

本発明は、かかる従来の問題を解決し、半導体 パッケージのハンドリング時の位置決めが、容易 に行えるようにするものである。

特開平4-150055(2)

[課題を解決するための手段]

本発明は、半導体パッケージのモールド部、または、リードフレームの一部に、溝や突起、穴を 設ける事を特徴とする。

[実施例]

本発明の一実施例を第1図を用いてかっています。 第1図は、本発明の突起付き半導体パッケーのの 斜視図である。突起3は、リードフレの一部で、リードフレスにより形成位置積度に で、リードフレームをブレスにより形成位置積度は で、リードので、明にことので、 がお変によるもので、非常による。 で、おのする。 で、発明による半導体のがケージを対象ではないない。 で、カカる。 で、現代ではないがないます。 で、現代ではないがないます。 第3回には、かかる。 第3回には、かかる。 第3回には、かかる。 第3回には、この 第3回には、かかる。 第3回には、この 第回には、この 第回には、三の 第回には 三の 第回には 三の 第回には 三の 第回には 三の 第回には 三の 第回には 三の

第3図は、モールド部に突起を設けた半導体パッケージの斜視図である。

第4図は、モールド部に溝を設けた半導体バッケージの斜視図である。

第5図は、モールド部に穴を設けた半導体バッケージの斜視図である。

第8 図は、 モールド部底面に、 レール状の突起 を設けた半導体パッケージの斜視図である。

第7図は、現状の半導体パッケージの斜視図である。

1 ・・・モールド部

2 . . . リード

3 · · · 突起部

4・・・位置決め治具

5 · · · 講部

6 ・・・ 穴

7・・・位置決め用ピン

8 ・・・ガイド

例の場合、位置決め用のピン7を挿入する事により、位置決めを行う。

第8図に示す実施例は、モールド部1の底面も しくは上面に、突起3を設ける事により、自重滑 走させるハンドリング方式の際の、ガイド8で規 制することにより、リード曲がり等の品質上の問題を解決したハンドリングが行える。

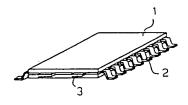
[発明の効果]

本発明によれば、半導体バッケージの組立、検査、実装工程において、半導体バッケージの位置 決めが必要になる場合に、リードに非接触で、そ のうえ、精度の高い位置決めが可能となる。

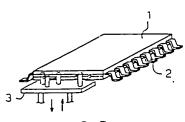
4. 図面の簡単な説明

第1回は、リードフレームの一部に、モールド 部より突出する突起部を設けた半導体バッケージ の斜視回である。

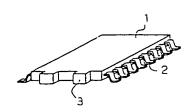
第2図は、かかる発明の位置決め治具の斜視図である。



第1回

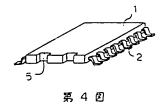


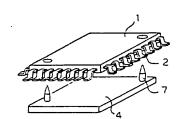
第 2 図

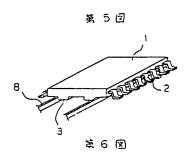


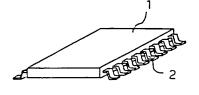
第 3 図

以上









第7図



.